EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 62243426
PUBLICATION DATE : 23-10-87

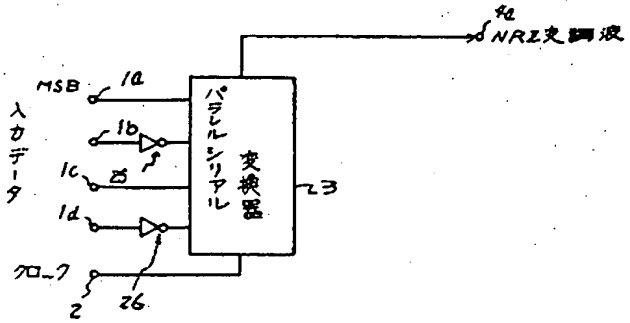
APPLICATION DATE : 16-04-86
APPLICATION NUMBER : 61088487

APPLICANT : CANON INC;

INVENTOR : NAGASAWA KENICHI;

INT.CL. : H03M 5/06 G11B 20/10 H04B 14/02
H04L 25/49 H04N 7/133

TITLE : DATA TRANSMISSION SYSTEM



ABSTRACT : PURPOSE: To suppress the DC component of a transmission data without increasing the redundancy with simple constitution by inverting a prescribed bit of a sample data.

CONSTITUTION: The 2nd and 4th bits of the inputted 4-bit data counted from the MSB are inverted respectively by inverters 25,26, the results are subject to P/S conversion 3 by using a clock to obtain an NRZ modulation. As a result, the CDS to data near the zero level is frequently '0', and when the frequency of generation near the zero level of the input data is high, the CD suppression effect is improved and when the data sampling the audio signal is an input data, no redundancy is given and the DC suppression is attained.

COPYRIGHT: (C)1987,JPO&Japio

THIS PAGE BLANK (USPTO)

⑲日本国特許庁（JP）　⑪特許出願公開

⑫公開特許公報（A）　昭62－243426

⑤1Int.Cl.⁴	識別記号	庁内整理番号
H 03 M 5/06		6832－5J
G 11 B 20/10		D－6733－5D
H 04 B 14/02		7323－5K
H 04 L 25/49		A－7345－5K
H 04 N 7/133		Z－7060－5C

⑬公開　昭和62年(1987)10月23日

審査請求　未請求　発明の数 2　(全10頁)

⑤4発明の名称　データ伝送システム

⑳特　願　昭61－88487

㉒出　願　昭61(1986)4月16日

⑦2発明者　樫田　素一　川崎市高津区下野毛770番地　キヤノン株式会社玉川事業所内

⑦2発明者　山下　伸逸　東京都大田区下丸子3丁目30番2号　キヤノン株式会社内

⑦2発明者　下郡山　信　東京都大田区下丸子3丁目30番2号　キヤノン株式会社内

⑦2発明者　長沢　健一　川崎市高津区下野毛770番地　キヤノン株式会社玉川事業所内

⑦1出願人　キヤノン株式会社　東京都大田区下丸子3丁目30番2号

⑦4代理人　弁理士　丸島　儀一

明　細　書

1．発明の名称

データ伝送システム

2．特許請求の範囲

(1) 零レベル近傍の発生頻度が高く、かつ零レベルを中心に対称な発生頻度分布を示す標本データを伝送するシステムであって、前記標本データの所定ビットを反転する手段を含むデータ処理手段を介して前記データをシリアル伝送することを特徴とするデータ伝送システム。

(2) 前記データ処理手段は前記標本データのビット配列を変換する手段を含む特許請求の範囲第(1)項記載のデータ伝送システム。

(3) 零レベル近傍の発生頻度が高く、かつ零レベルを中心に対称な発生頻度分布を示す標本データを伝送するシステムであって、前記標本データに所定のデータを加算する手段を含むデータ処理手段を介して前記データをシリアル伝送することを特徴とするデータ伝送システム。

(4) 前記データ処理手段は前記標本データのビット配列を変換する手段を含む特許請求の範囲第(3)項記載のデータ伝送システム。

3．発明の詳細な説明

〔産業上の利用分野〕

本願発明はデータ伝送システムに関し、特に零レベル近傍の発生頻度が高く、かつ零レベルを中心に対称な発生頻度分布を示す標本データを伝送するシステムに関するものである。

〔従来の技術〕

上述の如き標本データとしては例えばオーディオ信号を標本して得たデータ、ビデオ信号を標本し予測差分符号化して得たデータ等がある。この種のデータを伝送する場合、一般にシリアルデータとして伝送路へ出力するが、この際何らかのディジタル変調を施してやらねばならない。

第9図(A)，(B)は夫々、従来のディジタル変調回路の一例を示す図であり、第9図(A)は所謂NRZ変調回路、第9図(B)は所謂NRZI変調回路を示す。第9図(A)，(B)に於いて入力される標本データは所謂2's コンプリメ

ント法による4ビットのパラレルデータであり、最上位ビット（ＭＳＢ）から順に端子１ａ，１ｂ，１ｃ，１ｄより入力される。入力された4ビットパラレルデータはパラレルシリアル変換器３に供給され、該変換器３から端子２より入力されるクロック信号に同期してＭＳＢから順に出力されることになる。

このデータは第９図（Ａ）に於いてはＮＲＺ変調波として端子４ａより出力される。一方第９図（Ｂ）に於いては上述のＮＲＺ変調波はＥＸＯＲ５に入力され、ＮＲＺ変調波が「１」の時Ｄフリップフロップ（ＤＦＦ）６のＱ出力を反転して出力する。ＤＦＦ６は端子２に入力されているクロック信号により駆動され、ＤＦＦ６のＱ端子より周知のＮＲＺＩ変調波が得られ端子４ｂより出力される。

第１０図は－８～＋７までの2's コンプリメントデータの第９図（Ａ），（Ｂ）の回路で変調した場合の波形及びＣＤＳ（Code Digital Sum）値を示す図である。尚第１０図に於けるＮＲＺＩ変

り１０ビットのデータに変換し、この１０ビットデータとして2^{10}個中よりＤＣの抑圧効果の高い2^{8}のパターンを選択的に出力する。この１０ビットデータは第９図（Ｂ）に示す如きＮＲＺＩ変調回路１５によりシリアルデータに変換して、端子１６より伝送路に供給する。これにより大きなＤＣ抑圧効果を得ている。

第１２図に於いて端子１７より入力されたデータ系列に対して、Ｍ系列信号発生回路１８より発生される疑似ランダムパターンとして周知のＭ系列信号とのとのｍｏｄｕｌｏ２の演算を演算回路１９にて行って後端子２０を介して伝送路へ出力する。これにより連続して０又は１の発生頻度が高い入力信号の場合にこれを変換でき、結果的に０又は１の連続パターンの発生頻度を下げることができ、ＤＣ抑圧効果を得ている。

〔発明が解決しようとする問題点〕

ところで、上述したＮＲＺ変調波やＮＲＺＩ変調波は2's コンプリメントバイナリデータを直接変調したのでは、特に０レベル付近の信号を多く

調波形は直前に伝送されたビットが「０」の場合の波形を示し、ＣＤＳ値は直前に伝送されたビットが「０」である場合と「１」である場合とを考慮して「＋」もしくは「－」で示している。

一般にディジタル信号を伝送する場合に於いて、記録媒体等の伝送路に特性として直流成分を伝送できない場合が多い。従って伝送するディジタル信号の直流成分（ＤＣ）を抑圧するための手法も種々提案されている。

第１１図、第１２図は夫々ＤＣ抑圧のための従来のデータ伝送システムの構成例を示す図である。第１１図に於いて端子１１は１６ビットのパラレルオーディオ標本データが入力される端子であり、この１６ビットデータはデータ分割部１２により２つの８ビットデータに分割され、夫々データセレクト１３に供給される。セレクタ４は上記２つの８ビットのデータを時分割１２で出力し、８－１０変換回路１４に供給する。８－１０変換回路１４は周知の如く入力された８ビットのデータをＲＯＭ等で構成される検索テーブルによ

含む信号の標本化データを変調した時直流成分を多く含んでしまうという問題点がある。

また第１１図の如く８－１０変換を用いる場合には、８ビットのデータを１０ビットとするのであるから、冗長度が増し、伝送路上でのビットレートが高くなってしまい好ましくない。

また、第１２図に示す如き疑似ランダムパターンを用いた変調方式にあっては、ＤＣ抑圧効果が十分ではない。

本発明は上述の如き背景下に於いて、冗長度を上げることなく、かつ極めて簡単な構成で伝送するデータのＤＣ成分を抑圧することのできるデータ伝送システムを提供することを目的とする。

〔問題点を解決する為の手段〕

かかる目的化に於いて、本願の第１の発明では零レベル近傍の発生頻度が高く、かつ零レベルを中心に対称な発生頻度分布を示す標本データを伝送するシステムにあって、前記標本データの所定ビットを反転する手段を含むデータ処理手段を介して前記データをシリアル伝送する構成としてい

る。また本願の第２の発明では、零レベル近傍の発生頻度が高く、かつ零レベルを中心に対称な発生頻度分布を示す標本データを伝送するシステムであって、前記標本データに所定のデータを加算する手段を含むデータ処理手段を介して前記データをシリアル伝送する構成としている。

〔作　用〕

上述の如く構成に於いて前記所定ビット及び前記所定データを適宜決定することにより、冗長度を上げることなく、かつ極めて簡単な構成で伝送データのＤＣ成分を抑圧することが可能になった。

〔実施例〕

第１図（Ａ），（Ｂ）は夫々本願発明のデータ伝送システムの実施例の要部構成を示す図であり、第１図（Ａ），（Ｂ）を含む以下の図面に於いて第９図（Ａ），（Ｂ）と同様の構成要素には同一番号を付し説明は省略する。第１図（Ａ），（Ｂ）の例ではＮＲＺ，ＮＲＺＩ変調を行う前に、入力される４ビットデータのＭＳＢから数え

第３図（Ａ），（Ｂ）は夫々本願発明のデータ伝送システムの他の実施例の要部構成を示す図、第４図は第３図（Ａ），（Ｂ）の構成に於ける入力データに対応する出力波形及びＣＤＳ値を示す図である。

第３図（Ａ），（Ｂ）の例ではＮＲＺ，ＮＲＺＩ変調を行う前に、入力される４ビットデータのＭＳＢから数えて第２ビットを反転器２７により反転している。第４図より明らかな様に第３図（Ａ），（Ｂ）に示した実施例の構成によれば零レベルに対して正負にほぼ対称なＣＤＳ値となり、オーディオ信号の如く零レベルに対して正負対称な発生頻度分布を示す標本データが入力データであれば、変調波のＤＣ抑圧を極めて効果的に行うことができる。

第５図（Ａ），（Ｂ）は夫々本願発明の更に他の実施例の要部構成を示す図、第６図は第５図（Ａ），（Ｂ）の構成に於ける入力データに対応する出力波形及びＣＤＳ値を示す図である。

第５図（Ａ），（Ｂ）の例ではＮＲＺ，ＮＲＺ

て第２，第４ビットを夫々反転器２５，２６により反転している。

第２図は第１図（Ａ），（Ｂ）の構成に於ける入力データに対応する出力波形及びＣＤＳ値を示す図であり、図中変換データで示すデータはパラレルシリアル変換器３に入力されるデータである。尚、ＮＲＺＩ変調波形については第１０図と同様に直前に伝送されたビットが０の場合のものである。またＣＤＳ値の「±」，「∓」についても第１０図の場合と同様である。これらは以下の実施例（第４図，第６図，第８図）についても同様である。

第２図より明らかな如く第１図（Ａ），（Ｂ）に示した実施例の構成によれば、零レベル近傍のデータに対するＣＤＳ値は０のものが多くなる。従って入力データの零レベル近傍の発生頻度が高い場合にはＤＣ抑圧効果が極めて高いものである。従って、オーディオ信号を標本化したデータ等が入力データである場合、冗長度がなく、かつＤＣ抑圧を行うことが可能となる。

Ｉ変調を行う前に、入力される４ビットデータのＭＳＢから数えて第２，第４ビットを判定した後、パラレルシリアル変換器３に於いて出力される順序を逆に最下位ビット（ＬＢＳ）からＭＳＢとしている。

第６図より明らかな様に、第５図（Ａ）の構成により出力されるＮＲＺ変調波は零レベル近傍にＣＤＳ値が０の符号が集中し、かつＣＤＳ値の絶対値の大きい符号が正負に均等に分布される。また第５図（Ｂ）の構成により出力されるＮＲＺＩ変調波は零レベル近傍にＣＤＳ値が０の符号が極めて高い割合で集中する。従って、前述の実施例と同様にオーディオ信号を標本化したデータ等が入力データである場合、ＤＣ抑圧効果が得られるものである。

第７図（Ａ），（Ｂ）は夫々本願発明の更に他の実施例の要部構成を示す図、第８図は第７図（Ａ），（Ｂ）の構成に於ける入力データに対応する出力波形及びＣＤＳ値を示す図である。

第７図（Ａ），（Ｂ）の例ではＮＲＺ，ＮＲＺ

Ｉ変調を行う前に、入力される４ビットデータに対して定数９（１００１）を加算器３０で算術加算し、加算結果の下位４ビットをとってｍｏｄｕｌｏ１６を演算し、更にパラレルシリアル変換器から出力される順序をＬＳＢからＭＳＢとなる様配列変換している。

第８図より明らかな様に第７図（Ａ），（Ｂ）の構成によればいずれも極めて発生確立の低いレベルの絶対値の大きい入力データに対してはＣＤＳ値の大きい符号が割り当てられることになる。従ってこの場合も同様に変調波のＤＣ抑圧効果が得らえる。

上述の各実施例に於いては４ビット標本データを入力データとした場合について説明を行ってきたが、一般に標本データがｎビット（ｎ＞０の整数）の場合も同様な効果を得ることができる。

また、特定ビット反転についても実施例では２例を上げて説明したが、他のビットの反転を行っても同様の効果が得られる。

さらに、ビット配列の変換も、ローテートその

他の方法で行うことも可能であり、また、算術演算も固定値“９”を加算し、下位４ビットを用いる方法のみを示したが、他の算術演算でも、同様の効果を得ることができるものがあることは当然である。

〔発明の効果〕

以上説明した様に本願発明によれば零レベル近傍の発生頻度が高く、かつ零レベルを中心に対称な発生頻度分布を示す標本データを伝送する際、伝送するデータの冗長度を上げることなく、かつ簡単な構成で伝送データのＤＣ抑圧効果を得ることができるものである。

４．図面の簡単な説明

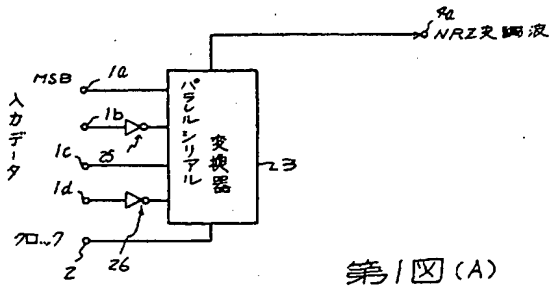
第１図（Ａ），（Ｂ）は夫々本願発明の実施例の要部構成を示す図、

第２図は第１図（Ａ），（Ｂ）の構成に於ける入力データに対応する出力波形及びＣＤＳ値を示す図、

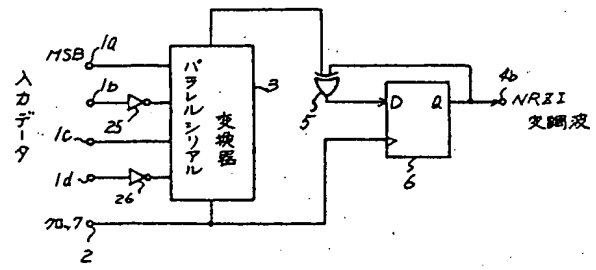
第３図（Ａ），（Ｂ）は夫々本願発明の他の実施例の要部構成を示す図、

図中１ａ～１ｄは標本データの入力端子、３はパラレルシリアル変換器、２５，２６，２７，２８，２９は夫々反転器、３０は加算器である。

出願人　キヤノン株式会社
代理人　丸　島　儀　一



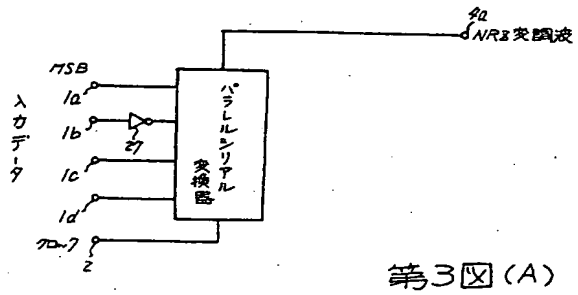
第1図(A)



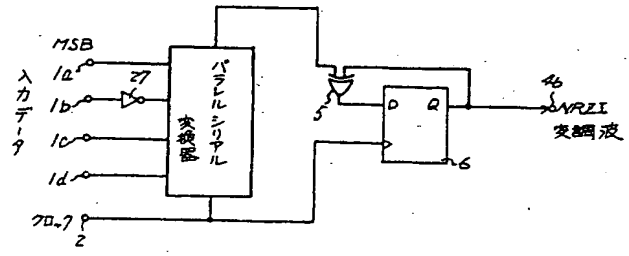
第1図(B)

	変換データ	NRZ	CDS	NRZI	CDS
7	0010		-2		0
6	0011		0		∓2
5	0000		-4		∓4
4	0001		-2		∓2
3	0110		0		∓2
2	0111		+2		0
1	0100		-2		±2
0	0101		0		0
-1	1010		0		0
-2	1011		+2		±2
-3	1000		-2		±4
-4	1001		0		±2
-5	1110		+2		±2
-6	1111		+4		0
-7	1100		0		∓2
-8	1101		+2		0

第2図



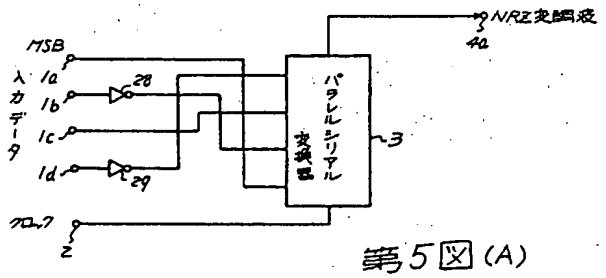
第3図(A)



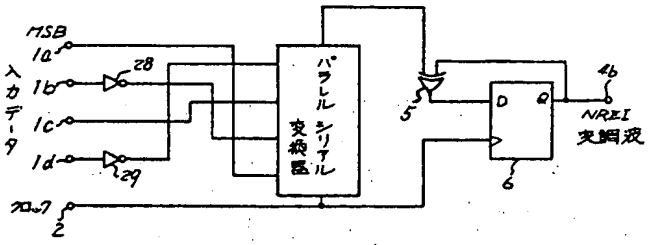
第3図(B)

	変換データ	NRZ	CDS	NRZI	CDS
7	0011		0		∓2
6	0010		-2		0
5	0001		-2		∓2
4	0000		-4		∓4
3	0111		+2		0
2	0110		0		∓2
1	0101		0		0
0	0100		-2		±2
-1	1011		+2		±2
-2	1010		0		0
-3	1001		0		±2
-4	1000		-2		±4
-5	1111		+4		0
-6	1110		+2		±2
-7	1101		+2		0
-8	1100		0		∓2

第4図



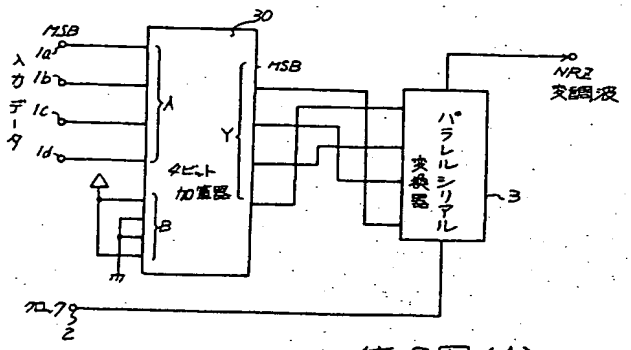
第5図(A)



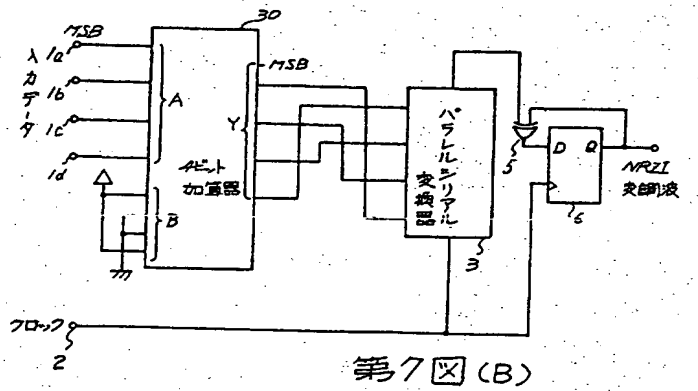
第5図(B)

	変換データ3	NRZ	CDS	NRZI	CDS
7	0100		-2		±2
6	1100		0		∓2
5	0000		-4		∓4
4	1000		-2		±4
3	0110		0		∓2
2	1110		+2		±2
1	0010		-2		0
0	1010		0		0
-1	0101		0		0
-2	1101		+2		0
-3	0001		-2		∓2
-4	1001		0		±2
-5	0111		+2		0
-6	1111		+4		0
-7	0011		0		∓2
-8	1011		+2		±2

第6図



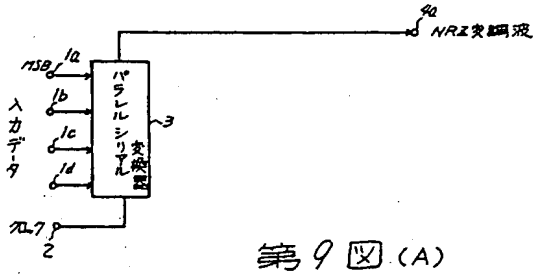
第7図(A)



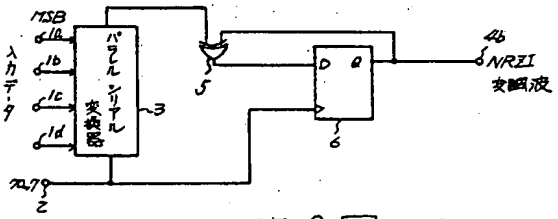
第7図(B)

	変換データ3	NRZ	CDS	NRZI	CDS
7	0000		−4		∓4
6	1111		+4		0
5	0111		+2		0
4	1011		+2		±2
3	0011		0		∓2
2	1101		+2		0
1	0101		0		0
0	1001		0		±2
-1	0001		-2		∓2
-2	1110		+2		±2
-3	0110		0		∓2
-4	1010		0		0
-5	0010		-2		0
-6	1100		0		∓2
-7	0100		-2		±2
-8	1000		-2		±4

第8図



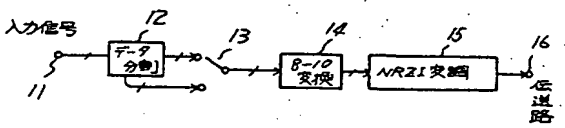
第9図(A)



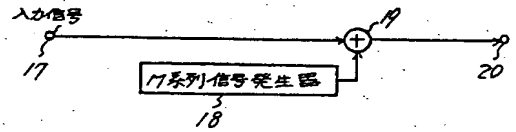
第9図(B)

	2's Compliment	NRZ 変調波	CDS	NRZI 変調波	CDS
7	0111		+3		0
6	0110		0		∓2
5	0101		0		0
4	0100		-2		±2
3	0011		0		∓2
2	0010		-2		0
1	0001		-2		∓2
0	0000		-4		∓4
-1	1111		+4		0
-2	1110		+2		±2
-3	1101		+2		0
-4	1100		0		∓2
-5	1011		+2		±2
-6	1010		0		0
-7	1001		0		±2
-8	1000		-2		±4

第10図


入力信号
11
12
データ分割
13
14
8-10変換
15
NRZI変調
16
伝送路

第11図


入力信号
17
M系列信号発生器
18
19
20

第12図